

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 62122157
PUBLICATION DATE : 03-06-87

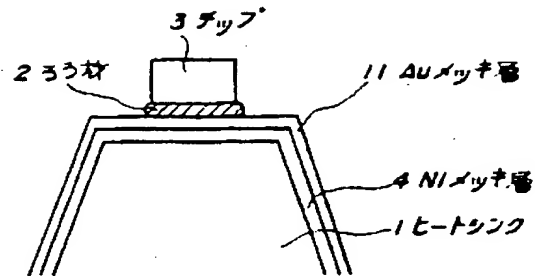
APPLICATION DATE : 21-11-85
APPLICATION NUMBER : 60263272

APPLICANT : SHARP CORP;

INVENTOR : OTSUKA NAOTAKA;

INT.CL. : H01L 23/36 H01S 3/04

TITLE : ELECTRODE STRUCTURE OF HEAT
SINK FOR PHOTOSEMICONDUCTOR



ABSTRACT : PURPOSE: To avoid any peeled off diebonding also reducing the heat resistance while improving the leakage property of photosemiconductor chip during diebonding process by coating Ni plated layer on a heat sink with Au plated layer of a specific thickness.

CONSTITUTION: An Au plated layer 11 is further formed on an Ni plated layer 4. The Au plated layer 11 is coated with a film 0.05~0.5 μ m thick on overall surface of a heat sink 1. A chip 3 of semiconductor laser etc. is diebonded on the upper part of heat sink 1 through the intermediary of a brazing material 2 such as In or AuSi etc. Through these procedures, the adhesive property of Ni plated layer 4 and Au plated layer 11 is strong making the formation of conventional Mo layer 5 unnecessary. Furthermore, the Au plated layer 11 can be provided with acceptable reliability and performance by forming it with thickness of 0.05~0.5 μ m.

COPYRIGHT: (C)1987,JPO&Japio

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 昭62-122157

⑬ Int.Cl.

H 01 L 23/36
H 01 S 3/04

識別記号

庁内整理番号

Z-6835-5F
7630-5F

⑭ 公開 昭和62年(1987)6月3日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 光半導体用ヒートシンクの電極構造

⑯ 特 願 昭60-263272

⑰ 出 願 昭60(1985)11月21日

⑱ 発 明 者 大 塚 尚 孝 大阪市阿倍野区長池町22番22号 シャープ株式会社内
⑲ 出 願 人 シャープ株式会社 大阪市阿倍野区長池町22番22号
⑳ 代 理 人 弁理士 杉山 毅 至 外1名

明 細 書

1. 発明の名称

光半導体用ヒートシンクの電極構造

2. 特許請求の範囲

1. 光半導体素子をダイボンドするヒートシンクの電極構造において、Niメッキされた前記ヒートシンクの表面に0.05乃至0.50μm厚のAuメッキ層を被覆してなることを特徴とする光半導体用ヒートシンクの電極構造。

3. 発明の詳細な説明

<産業上の利用分野>

本発明は光半導体用ヒートシンクの電極構造に関するものである。

<発明の概要>

ヒートシンクのNiメッキ上に0.05～0.5μm厚のAuメッキ層を被覆し、光半導体チップのダイボンドの際の濡れ性を高め、ダイボンドはがれの防止、熱抵抗の減少を図る。

<従来の技術>

光半導体素子、特に半導体レーザーは第2図に示

すように、表面がNiメッキされた銅等のヒートシンク1の上に、InやAuSi等のろう材2を介してチップ3をダイボンドしている。このとき、ヒートシンク1表面のNiメッキ層4とInやAuSi等のろう材2とは反応しにくいので、チップはがれや熱抵抗の昇が見られる。これを防ぐため、第3図のように、Niメッキ層4の上にさらにMo層5とAu層6等を蒸着により形成することが提案されている。Mo層5は、Niメッキ層4と蒸着によるAu層6との接着力を強化するために入れられたものである。

<発明が解決しようとする問題点>

ところで、Mo層5やAu層6の形成時、美観上の点から、チップ3をダイボンドするヒートシンク1の上面のみに蒸着して、他の部分は全く蒸着されないようにカバーをしている。カバーの方法としては、ダイボンド面(ヒートシンク1の上面)が露出するようなホルダーに、ヒートシンク1を1個づつセットしており、かなりの工数が必要で作業性に欠けがあった。

本発明は上記点を解消した光半導体用ヒートシンクの電極構造を提供することを目的とするものである。

<問題点を解決するための手段>

Niメッキされたヒートシンクの表面に0.05乃至0.50 μ m厚のAuメッキ層を被覆した構造とする。

<作用>

Auメッキ層ではその形成時、一度に大量のヒートシンクに厚さも均一なAuを付着させることが可能で、かつ蒸着法に比べてヒートシンクにくまなく作着するので、ヒートシンク全体にAuメッキしても実用上の問題がなく、工数の低減が図れた。また、Auメッキ層は直接Niメッキ層に形成しても相互間の接着力は強固で、蒸着法によるMo層の形成を不要にできる。

さらに、Auメッキ層の厚さを0.05乃至0.50 μ mとすることにより、信頼性でも問題がなく良好な結果が得られることが確かめられた。

<実施例>

による素子特性の劣化が認められた。これはマウント後に起きる、ろう材2(例えばIn)とAuメッキ層11(Au)の過剰な合金化に基づくものと考えられる。厚さが0.50 μ m以下では、マウント時にAuが全部In中に溶け込むものと考えられ、上記した熱抵抗の上昇による劣化はなかった。他方、厚さがあまり薄いとマウント時にAuとInの所定量の合金化がなく、チップはがれが起ることが予想されるが、メッキ処理においてコントロール可能な最少の層厚0.05 μ mでも、チップはがれがないことが確かめられた。

なお、メッキ法ではAuメッキ層11の厚さを0.05乃至0.50 μ mの範囲内にコントロールすることは極めて容易であり、しかも前述したように均一の厚さで形成することができる。

<発明の効果>

以上のように本発明によれば、作業性を簡単にし、かつ信頼性でも問題のない有用な光半導体用ヒートシンクの電極構造を提供できる。

4. 図面の簡単な説明

第1図に本発明の一実施例を示す。銅等のヒートシンク1上には従来と同様、Niメッキ層4が形成されている。本案ではこのNiメッキ層4の上にさらにAuメッキ層11を形成する。Auメッキ層11の被覆はヒートシンク1の全体で、厚さは0.05乃至0.50 μ mの範囲である。半導体レーザ等のチップ3はInやAuSi等のろう材2を介してヒートシンク1の上面部にダイボンドされる。

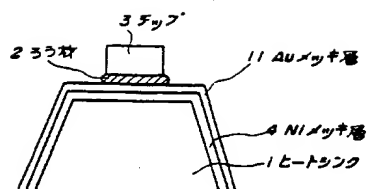
上記のような構造で、Niメッキ層4を形成したヒートシンク1を所要のAuメッキ溶液に浸漬するだけであり、1度で大量に処理できる。しかも、ヒートシンク1の全体をメッキすることについても何ら支障がなく簡単である。また、Niメッキ層4とAuメッキ層11の接着力は強固で、従来のようなMo層5の形成は不要にできる。

さらに、Auメッキ層11の厚さを0.05乃至0.50 μ mとすること、信頼性でも問題がなく、良好な結果が得られることが実験的に確かめられた。厚さが0.50 μ m以上である場合、熱抵抗の上昇

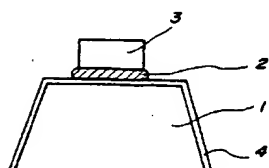
第1図は本発明の一実施例を示す断面図、第2図は従来例を示す断面図、第3図は他の従来例を示す要部断面図である。

1…ヒートシンク、2…ろう材、3…チップ、4…Niメッキ層、11…Auメッキ層。

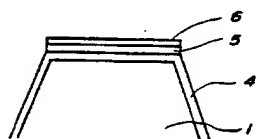
代理人 井理士 福士 愛彦(他2名)



第 1 図



第 2 図



第 3 図